

PAT-NO: JP361014580A
DOCUMENT-IDENTIFIER: JP 61014580 A
TITLE: SYNCHRONIZING CIRCUIT
PUBN-DATE: January 22, 1986
INVENTOR-INFORMATION:
NAME
TAKECHI, HIROCHIKA
TAKENAKA, HIROSHI
SHIBUTA, NOBUHIRO
INT-CL (IPC): G01R031/08, H02H003/26
US-CL-CURRENT: 379/79

ABSTRACT:

PURPOSE: To measure a propagation delay time invariably accurately by sending a synchronizing signal out of one of two terminals between which time synchronization is attained, receiving and returning the signal at the other terminal simultaneously, and receiving it at the transmitting terminal and detecting the phase difference between the transmission and reception for the calculation of the propagation delay time.

CONSTITUTION: A block I for time measurement and a block II for synchronizing signal transmission are provided to terminals A and B between which time synchronization should be attained; and a block III for synchronizing signal generation and a microcomputer (MC) 11 are provided to the terminal A and impedance converting circuits 6a and 6b of blocks II of the terminals A and B are connected through pilot wires 7a and 7b to constitute a synchronizing signal two-way transmission means. Then, the counters 2 at the terminals A and B are cleared with the constant-period signal of the block II, and at the same time the block III detects the phase difference between the synchronizing signal sent back by the terminal B and the generated synchronizing signal; and the MC11 calculates the propagation delay time from said phase difference and the phase difference of the synchronizing signal and corrects a difference in surge arrival time.

COPYRIGHT: (C)1986,JPO&Japio

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A)

昭61-14580

⑫ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 昭和61年(1986)1月22日

G 01 R 31/08
H 02 H 3/26

6740-2G
Z-8123-5G

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 同期回路

⑮ 特 願 昭59-136273

⑯ 出 願 昭59(1984)6月30日

⑰ 発 明 者 武 智 宏 親 高松市屋島西町2109 四国電力株式会社総合技術開発研究所内
⑰ 発 明 者 竹 中 弘 大阪市此花区島屋1丁目1番3号 住友電気工業株式会社大阪製作所内
⑰ 発 明 者 浜 田 信 広 大阪市此花区島屋1丁目1番3号 住友電気工業株式会社大阪製作所内
⑰ 出 願 人 四国電力株式会社 高松市丸の内2番5号
⑰ 出 願 人 住友電気工業株式会社 大阪市東区北浜5丁目15番地
⑰ 代 理 人 弁理士 玉島 久五郎

明 細 書

1 発明の名称 同期回路

2 特許請求の範囲

一定周期の同期信号を発生する同期信号発生回路と、該回路によつて発生した同期信号を、時刻同期を達成すべき2点間の一端側から送出して他端側で受信し、その受信した同期信号を折返し送出して前記一端側で受信する同期信号を復伝送手段と、前記一端側で送出した同期信号と受信した同期信号の位相差を検出する位相差検出手段と、該手段によつて検出した位相差によつて前記同期信号の伝播遅延時間を算出する伝播遅延時間算出手段とを備えたことを特徴とする同期回路。

3 発明の詳細な説明

技 術 分 野

この発明は、送電線の事故点検定に使われるサージ受信方式のフォールトロケータ等に用いる同期回路に関する。

従 来 技 術

サージ受信方式のフォールトロケータでは、事故点に発生した事故サージ波が送電線の両端に到達するまでの伝播遅延時間差を、両端に設置した装置によつて計測して、その時間差とサージ波の伝播速度から事故点を検定する。

ここで、サージ波の伝播速度は光速に近いため、到達時間差の計測を極めて高精度に行なう必要がある。そのため、両端装置での時間計測の基準を正確に一致(同期)させておかなければならない。

通常、この時刻同期を達成するためには、一定周期の同期信号を時刻同期を達成すべき2点間の一端側から他端側へ、マイクロ波回線あるいは別に設けたパイロツトワイヤ(PW)を通して伝送し、その同期信号を基準時刻とする方法がとられる。

ところが、この同期信号の伝送にも伝播遅延が生ずるので、同期を達成するためには、この同期信号の伝播遅延時間を正確に計測することが重要である。

ところが、従来のフォールトロケータでは、同期回路に同期信号の伝播遅延時間測定機能がないため、装置を設置する際に別手段によつて同期信

号の伝播遅延時間を測定して、その値を使って事故点推定時の時間差計測値を補正していた。

そのため、フォールトロケータ設置時に同期信号伝播遅延時間の測定手段が必要となり、手数がかかるばかりか、設置後の同期信号伝送機器の特性変化による伝播遅延時間の変動に対応することができず、サージ波の到達時間差計測値に誤差を生じるという問題があった。

発明の目的

この発明は、このような問題を解決するためになされたもので、パイロフットワイヤを使用するフォールトロケータ等において、同期信号の伝播遅延時間を常に正確に計測する機能を持つ同期回路を提供することを目的とする。

発明の構成

そこで、この発明による同期回路は、同期信号発生回路と、同期信号往復伝送手段と、位相差検出手段と、伝播遅延時間算出手段とを備え、同期信号発生回路によつて発生した一定周期の同期信号を、同期信号往復伝送手段によつて時刻同期を

は、時間計測用のカウンタ2と、その計測用クロックパルスを発生するクロックパルス発生回路3と、同期信号の立上りで同期パルスを発生してカウンタ2の計数値をクリアするエッジ検出回路4と、カウンタ2がトリガ入力時にホールドした計数値(時間計測値)及び後述するA/D変換回路9からの位相差データをマイクロコンピュータ11に読み込むためのインタフェース回路10とから構成されている。

ブロックⅡは、同期信号送信用のレベル調整用アンプ兼バンドパスフィルタ回路5_a及びインピーダンス変換回路6_aと、同期信号受信用のレベル調整用アンプ兼バンドパスフィルタ回路5_b及びインピーダンス変換回路6_bとによつて構成されており、A端とB端の各インピーダンス変換器6_aの出力側とインピーダンス変換器6_bの入力側が、それぞれパイロフットワイヤ(PW)7_a、7_bによつて接続されて同期信号往復伝送手段を形成している。

ツプⅡは同一回路構成で、1から特性が揃った。このように、A端とB端の同期信号伝送用プロ

達成すべき2端間の一端側から送出して他端側で受信すると同時に折返し送出して上記一端側で受信するようにし、その一端側で、送出した同期信号と受信した同期信号の位相差を位相差検出手段によつて検出し、その検出した位相差によつて伝播遅延時間算出手段が同期信号の伝播遅延時間を算出するようにしたものである。

実施例

以下、この発明の一実施例を添付図面を参照して説明する。

図は、送電線の両端のような同期を達成すべき2端であるA端側とB端側の同期回路の構成を示しており、A端とB端で同じ回路を使用している部分には同一符号を付してある。

A端及びB端には、いずれも時間計測用のブロックⅠと同期信号伝送用のブロックⅡを備えており、A端にはさらにブロックⅢおよびマイクロコンピュータ11を設けている。

ブロックⅢの1は一定周期の正弦波の同期信号を発生する同期信号発生回路である。ブロックⅠ

部品により構成する。

A端のブロックⅡにおける位相比較回路8は、同期信号発生回路1によつて発生した同期信号と、B端で折返された同期信号との位相差を検出する位相差検出手段であり、ジッタ等により生じる短時間の位相変動に対処するための移動平均回路も含んでいる。

A/D変換回路9は、位相比較回路8によつて検出された位相差をデジタルデータに変換する回路である。

次に、この同期回路の動作を説明する。

同期信号発生回路1で発生した同期信号はA端のエッジ検出回路4に直接入力し、エッジ検出回路4が同期パルスを発生してカウンタ2をクリアする。

この同期信号は、ブロックⅡの伝送回路及びパイロフットワイヤ7_aを通してB端に伝送され、B端のエッジ検出回路4がその受信した同期信号の立上りで同期パルスを発生してカウンタ2をクリアする。

A端及びB端の各カウンタ2はこのように同期

信号の一定周期でクリアされ、そのクリア後クロックパルス発生回路3からのクロックパルスを0から計数して時間を計測することを繰返している。

また、B端のブロック1の伝送回路は、受信した同期信号をパイロットワイヤ7を通してA端へ折返し送出する。

この折返された同期信号をA端の伝送回路が受信して位相比較回路8へ入力する。位相比較回路8は、この折返された同期信号と同期信号発生回路1で発生している同期信号との位相差を検出し、A/D変換回路9がそれをデジタルデータに変換してインタフェース回路10へ出力する。

A、B両端のカウント2は、それぞれ図示しないサージ検出回路においてサージ検出時に発生されるトリガ入力によりその計数値をホールドする。

この時、マイクロコンピュータ11は、インタフェース回路10を通してA/D変換回路9からの位相差データを読み込んで、その位相差と同期信号の周期(一定値)から同期信号のA端とB端間往復の伝播遅延時間を算出して、その算出値を1/2

することによって同期信号の伝播遅延時間を算出する。

そして、このマイクロコンピュータ11はさらに、A、B両端のカウント2にホールドされた計数値を読み込んで、サージ到達時間差を算出し、上述の伝播遅延時間による補正を行なう。

なお、この場合B端のカウント2の計数値は、パイロットワイヤとは別の回線でA端に伝送される。

また、この実施例では、マイクロコンピュータ11が同期信号の伝播遅延時間算出手段とサージ到達時間差算出手段の役目をなしているが、伝播遅延時間算出手段のみ、あるいはサージ到達時間差算出手段をも回路によって構成することも可能である。

以下に上述の伝播遅延時間とサージ到達時間差の計算式を示す。

① 同期信号の伝播遅延時間 τ の計算

位相比較回路8が0~2 π の位相差を検出できる構成とすれば τ (片方向の伝播遅延)は

$$\tau = \frac{\theta}{2\pi} \times T \times \frac{1}{2}$$

ここで θ :位相差(A/D変換値)、 π :A/D変換器のビット数、

T :同期信号周期(一定)

実際の回路は、 $-\pi < \theta < \pi$ で検出されるため、 $\theta < 0$ の時は、 $\theta' = 2\pi - |\theta|$ を使って τ を計算する。

② サージ到達時間差の計算

C_A :トリガ時のA端のカウント値、 C_B :トリガ時のB端カウント値、 T :同期信号周期とした時、サージ到達時間差 d は以下の様に計算する。

(a) C_B' の計算

$C_B' = \text{mod}(\tau + C_B, T)$ ($\tau + C_B$)を T で割った余り、

(b) d の計算

・ $C_B' - C_A > T_d$ の時

$$d = -T + C_B' - C_A$$

・ $T_d \leq C_B' - C_A \leq -T_d$ の時

$$d = C_B' - C_A$$

・ $C_B' - C_A < -T_d$ の時

$$d = T + C_B' - C_A$$

但し、 $T_d = L/v_p$ 、 L は送電線の線路長、 v_p はサージ伝播速度

なお故障点を一意的に決定できるためには、

$$T > 2T_d$$

の条件が必要である。又、実際の計算では、クロック周期を単位とした整数計算を行なっている。従つて、 d を真の時間差とするためには、クロック周期を単位とした読み換えが必要である。

発明の効果

以上説明してきたように、この発明による同期回路は、同期信号の伝播遅延時間を常時測定する機能を有しているので、この伝播遅延時間の変動に起因するサージ到達時間差の計測誤差を生じなくなる。また、標定装置設置時に別の手段によって予め同期信号の伝播遅延時間を測定しておく必要がなくなる。

なお、この発明による同期回路は、送電線の事故点標定装置の他にも、遠隔2地点間で時刻基準

の同期を高精度に達成する必要がある用途に有効である。

4. 図面の簡単な説明

図は、この発明の一実施例を示す同期回路のブロック構成図である。

1…同期信号発生回路、2…カウンタ、3…クロックパルス発生回路、4…エッジ検出回路、5a、5b…レベル調整用アンプ兼バンドパスフィルタ回路、6a、6b…インピーダンス変換回路、7a、7b…パイロットワイヤ(PW)、8…位相比較回路(位相差検出手段)、9…A/D変換回路、10…インタフェース回路、11…マイクロコンピュータ(伝播遅延時間算出手段)

特許出願人 四国電力株式会社(外1名)

代理人 弁理士 玉 島 久 五 郎(特1名)

